

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-333831
 (43)Date of publication of application : 21.11.2003

(51)Int.CI. H02M 3/07
 H02M 3/00

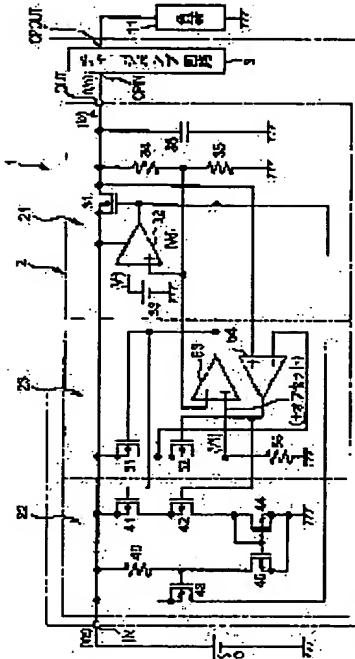
(21)Application number : 2002-140442 (71)Applicant : RICOH CO LTD
 (22)Date of filing : 15.05.2002 (72)Inventor : ITO KOZO

(54) POWER SUPPLY CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a power supply circuit using a charge pump circuit in which a load having a significant current variation can be supplied with power without being affected by a variation in power supply voltage and the safety of a system can be guaranteed when the load is short-circuited to a ground voltage by limiting a surge current flowing into the charge pump circuit and setting an output current level for actuating a protective circuit.

SOLUTION: A constant voltage circuit 2 provided as an input power supply to the charge pump circuit 3 comprises a current limit circuit 22 and a short circuit protective circuit 23 operating when the output end CPOUT of the charge pump circuit 3 is short-circuited to the ground voltage.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-333831
(P2003-333831A)

(43) 公開日 平成15年11月21日 (2003.11.21)

(51) Int.Cl.⁷
H 02 M 3/07
3/00

識別記号

F I
H 02 M 3/07
3/00

テマコード(参考)
5 H 7 3 0
C

審査請求 未請求 請求項の数 8 O.L. (全 10 頁)

(21) 出願番号 特願2002-140442(P2002-140442)

(22) 出願日 平成14年5月15日 (2002.5.15)

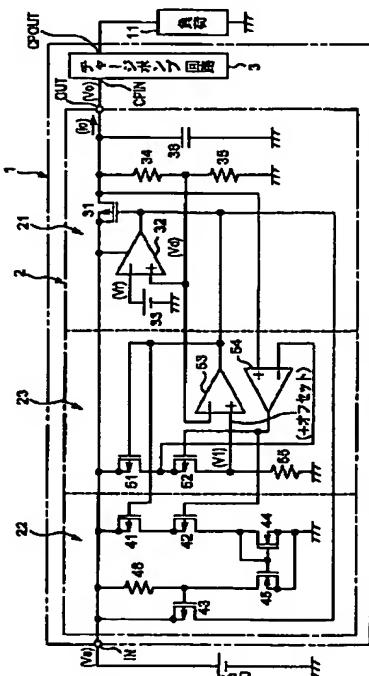
(71) 出願人 000006747
株式会社リコー
東京都大田区中馬込1丁目3番6号
(72) 発明者 伊藤 弘造
東京都大田区中馬込1丁目3番6号 株式会社リコー内
(74) 代理人 100062144
弁理士 青山 葵 (外1名)
F ターム(参考) 5H730 AA17 AS04 BB02 BB96 CC22
DD04 FD03 XX03 XX15 XX22
XX35 XX48

(54) 【発明の名称】 電源供給回路

(57) 【要約】

【課題】 チャージポンプ回路に流れる突入電流を制限し、保護回路が作動開始する出力電流値を正確に設定することによって、電流変動の大きい負荷に対する電源供給を行うことができると共に電源電圧の変動による影響を受けないようにすることができ、負荷が接地電圧に短絡された場合にシステムの安全性を保証することができる、チャージポンプ回路を使用した電源供給回路を得る。

【解決手段】 チャージポンプ回路3の入力電源として定電圧回路2を備え、該定電圧回路2に電流制限回路部22を備えると共に、チャージポンプ回路3の出力端C POUTが接地電圧に短絡した場合に作動する短絡保護回路部23を、チャージポンプ回路3の入力電源である定電圧回路2に備えるようにした。



【特許請求の範囲】

【請求項1】 チャージポンプ回路で生成して出力される所定の電圧を負荷に供給する電源供給回路において、直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路を備え、該定電圧回路は、前記直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路部と、該定電圧回路部から出力される電流が所定値 i_a を超えないように該定電圧回路部に対して出力電流の制限を行う電流制限回路部と、を有することを特徴とする電源供給回路。

【請求項2】 前記定電圧回路は、定電圧回路部から出力される電圧値が所定の定電圧 V_a から低下するにしたがって同時に低下するよう、定電圧回路部から出力される電流を制限し、定電圧回路部の出力電圧が定電圧 V_a のときの該電流制限値が所定値 i_c となり、定電圧回路部の出力電圧が接地電圧のときの該電流制限値が所定値 i_b となるフの字特性を有する短絡保護回路部を備えることを特徴とする請求項1記載の電源供給回路。

【請求項3】 チャージポンプ回路で生成して出力される所定の電圧を負荷に供給する電源供給回路において、直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路を備え、該定電圧回路は、前記直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路部と、該定電圧回路部から出力される電圧値が所定の定電圧 V_a から低下するにしたがって同時に低下するよう、定電圧回路部から出力される電流を制限し、該定電圧回路部の出力電圧が定電圧 V_a のときの該電流制限値が所定値 i_c となり、定電圧回路部の出力電圧が接地電圧のときの該電流制限値が所定値 i_b となるフの字特性を有する短絡保護回路部と、を有することを特徴とする電源供給回路。

【請求項4】 前記チャージポンプ回路の出力電圧が、該チャージポンプ回路の入力電圧となる前記定電圧回路の出力電圧よりも低下すると、該定電圧回路の出力端と該チャージポンプ回路の出力端を接続してチャージポンプ回路をバイパスするスイッチング回路を備えることを特徴とする請求項1、2又は3記載の電源供給回路。

【請求項5】 前記スイッチング回路は、定電圧回路の出力端からチャージポンプ回路の出力端の方向が順方向となるように接続されたダイオードからなることを特徴とする請求項4記載の電源供給回路。

【請求項6】 前記ダイオードは、ショットキバリアダ

イオードであることを特徴とする請求項5記載の電源供給回路。

【請求項7】 前記スイッチング回路は、前記定電圧回路の出力端と前記チャージポンプ回路の出力端との間に接続されたトランジスタと、前記チャージポンプ回路の出力電圧を検出して、チャージポンプ回路の出力電圧が所定値以下になると前記トランジスタをオンさせる、該トランジスタのスイッチング制御を行う制御回路部と、を備えることを特徴とする請求項4記載の電源供給回路。

【請求項8】 前記スイッチング回路は、前記定電圧回路の出力端と前記チャージポンプ回路の出力端との間に接続されたトランジスタと、前記チャージポンプ回路の出力端が接地電圧に短絡された際の前記定電圧回路の出力電圧に該トランジスタのしきい値電圧を加えた値よりも小さい所定の定電圧 V_r2 を生成して、該トランジスタの制御信号入力端に出力する定電圧発生回路部と、を備えることを特徴とする請求項4記載の電源供給回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、チャージポンプ回路を使用した電源供給回路に関し、特に、消費電流の変動が大きい負荷に使用する際の信頼性を向上させることができると共に電源電圧の変動の影響を受けにくくすることができ、負荷が接地電圧に短絡された場合にシステムの安全性を保証することができる、チャージポンプ回路を使用した電源供給回路に関するものである。

【0002】

【従来の技術】 電源電圧より高い電圧を必要とする場合は、電源供給回路として、主にインダクタンスを利用したDC-DCコンバータが使用されている。DC-DCコンバータは、任意の電圧を発生させることができ、しかも消費電流の大きい負荷に効率よく電力を供給できるため、多くの用途に使用されている。しかし、DC-DCコンバータは、トランスやコイル等の部品が必要なため、小型化を図ることが困難であり、DC-DCコンバータのすべてを半導体集積回路に集積することができなかつた。

【0003】 そのため、比較的消費電流の小さい負荷に電源を供給する場合には、小型化が可能で高効率なチャージポンプ回路が電源供給回路に使用されていた。しかし、チャージポンプ回路は、直流電源からの電源電圧で充電したコンデンサの電圧を加算して昇圧するため、チャージポンプ回路の出力電圧は電源電圧に大きく依存する。また、直流電源に電池を使用した場合は、電池電圧の低下に伴って、チャージポンプ回路の出力電圧は、電池電圧の低下電圧に昇圧倍率を乗じた電圧分低下するため、急速に低下するという問題があった。

【0004】 また、前述したようにチャージポンプ回路

は、比較的消費電流の小さい負荷に使用されており、しかも、コンデンサに充電した電荷を負荷に供給するため、負荷への過電流に対する保護回路は設けられていなかった。更に、チャージポンプ回路には比較的大きな容量のコンデンサで構成されているため、電源オン時に大きな突入電流が発生するという問題があった。

【0005】このような、突入電流を抑制する方法としては、図9に示すように、直流電源110とチャージポンプ回路102の入力端との間に抵抗101を挿入して電源の出力インピーダンスを大きくし、大きな突入電流が流れないようにする方法があった。しかし、このような方法では、抵抗101に常時電流が流れるため、抵抗101による電圧降下が発生し、チャージポンプ回路102の出力電圧 $C P O U T$ が所定の電圧まで上昇せず、更に、抵抗101によって電力変換効率の低下を招く等の問題があった。

【0006】このような問題を改善する方法が、特開平10-14218号公報に開示されている。特開平10-14218号公報では、図10で示すように、コンデンサの充電時にオンするスイッチ手段にPチャネル形MOSトランジスタ111を使用し、該Pチャネル形MOSトランジスタ111のゲートに、チャージポンプ回路の出力電圧を反転した電圧に応じた電圧を印加している。このため、チャージポンプ回路の電圧が低い場合は、Pチャネル形MOSトランジスタ111のインピーダンスが大きいため、大きな突入電流が流れることを防止することができる。

【0007】また、チャージポンプ回路の電圧が上昇するにしたがって、Pチャネル形MOSトランジスタ111のインピーダンスが小さくなり、チャージポンプ回路の出力電圧が所定値に達するまでに、Pチャネル形MOSトランジスタ111は完全にオンするようにしている。このことから、図9のような抵抗101を挿入することによる電力ロスも小さくすることができる。

【0008】

【発明が解決しようとする課題】しかし、特開平10-14218号公報では、チャージポンプ回路の出力電圧が小さいときは、コンデンサへの充電電流が小さいため、チャージポンプ回路の立ち上がり時間が長くなるという問題が考えられる。また、出力端からの過電流や負荷短絡等でチャージポンプ回路の出力電圧が低下した場合は、Pチャネル形MOSトランジスタ111から流れる電流が小さくなるが、どの程度の負荷電流でPチャネル形MOSトランジスタ111の出力電流が減少し始めるかが分からぬため、電流変動の大きい負荷に使用し難いという問題が考えられる。更に、チャージポンプ回路の出力電圧が、電源電圧に大きく依存するという問題は依然解決されていない。

【0009】本発明は、上記のような問題を解決するためになされたものであり、チャージポンプ回路に流れる

突入電流を制限し、保護回路が作動開始する出力電流値を正確に設定することによって、電流変動の大きい負荷に対する電源供給を行うことができると共に電源電圧の変動による影響を受けないようにすることができる、チャージポンプ回路を使用した電源供給回路を得ることを目的とする。

【0010】

【課題を解決するための手段】この発明に係る電源供給回路は、チャージポンプ回路で生成して出力される所定の電圧を負荷に供給する電源供給回路において、直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路を備え、該定電圧回路は、前記直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路部と、該定電圧回路部から出力される電流が所定値 i_a を超えないよう該定電圧回路部に対して出力電流の制限を行う電流制限回路部とを有するものである。

【0011】また、前記定電圧回路は、定電圧回路部から出力される電圧値が所定の定電圧 V_a から低下するにしたがって同時に低下するように、定電圧回路部から出力される電流を制限し、定電圧回路部の出力電圧が定電圧 V_a のときの該電流制限値が所定値 i_c となり、定電圧回路部の出力電圧が接地電圧のときの該電流制限値が所定値 i_b となるフの字特性を有する短絡保護回路部を備えるようにしてもよい。

【0012】一方、この発明に係る電源供給回路は、チャージポンプ回路で生成して出力される所定の電圧を負荷に供給する電源供給回路において、直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路を備え、該定電圧回路は、前記直流電源から供給される電源電圧 V_e から所定の定電圧 V_a を生成して前記チャージポンプ回路に出力する定電圧回路部と、該定電圧回路部から出力される電圧値が所定の定電圧 V_a から低下するにしたがって同時に低下するように、定電圧回路部から出力される電流を制限し、該定電圧回路部の出力電圧が定電圧 V_a のときの該電流制限値が所定値 i_c となり、定電圧回路部の出力電圧が接地電圧のときの該電流制限値が所定値 i_b となるフの字特性を有する短絡保護回路部を有するものである。

【0013】また、前記チャージポンプ回路の出力電圧が、該チャージポンプ回路の入力電圧となる前記定電圧回路の出力電圧よりも低下すると、該定電圧回路の出力端と該チャージポンプ回路の出力端を接続してチャージポンプ回路をバイパスするスイッチング回路を備えるようにした。

【0014】具体的には、前記スイッチング回路は、定電圧回路の出力端からチャージポンプ回路の出力端の方向が順方向となるように接続されたダイオードからなる

ようにした。

【0015】この場合、前記ダイオードは、ショットキバリアダイオードであってもよい。

【0016】一方、前記スイッチング回路は、前記定電圧回路の出力端と前記チャージポンプ回路の出力端との間に接続されたトランジスタと、前記チャージポンプ回路の出力電圧を検出して、チャージポンプ回路の出力電圧が所定値以下になると前記トランジスタをオンさせる、該トランジスタのスイッチング制御を行う制御回路部とを備えるようにしてもよい。

【0017】また、前記スイッチング回路は、前記定電圧回路の出力端と前記チャージポンプ回路の出力端との間に接続されたトランジスタと、前記チャージポンプ回路の出力端が接地電圧に短絡された際の前記定電圧回路の出力電圧に該トランジスタのしきい値電圧を加えた値よりも小さい所定の定電圧 V_r2 を生成して、該トランジスタの制御信号入力端に出力する定電圧発生回路部とを備えるようにしてもよい。

【0018】

【発明の実施の形態】次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。

第1の実施の形態、図1は、本発明の第1の実施の形態における電源供給回路の例を示した概略のブロック図である。図1における電源供給回路1は、電池等の直流電源10から入力端INに入力された電源電圧Veから所定の定電圧Vaを生成して出力端OUTから出力電圧Voとして出力する定電圧回路2と、該定電圧回路2から入力端CPINに入力された出力電圧Voを昇圧して出力端CPOUTから出力するチャージポンプ回路3とで構成されている。チャージポンプ回路3の出力端CPOUTには、負荷11が接続されている。

【0019】定電圧回路2は、入力端INに入力された電源電圧Veから所定の定電圧Vaを生成して出力端OUTから出力電圧Voとして出力する定電圧回路部21と、出力端OUTから出力される電流Ioが所定値iaを超えないように定電圧回路部21に対して出力電流Ioの制限を行う電流制限回路部22と、定電圧回路部21から出力される電圧値が所定の定電圧Vaから低下するにしたがって同時に低下するよう、定電圧回路部21から出力される電流を制限し、定電圧回路部21の出力電圧が定電圧Vaのときの該電流制限値が所定値icとなり、定電圧回路部21の出力電圧が接地電圧のときの該電流制限値が所定値ibとなるフの字特性を有する短絡保護回路部23とを備えている。

【0020】定電圧回路部21は、ゲート電圧に応じて出力端OUTから出力される電流を制御するPチャネル形MOSトランジスタ（以下、PMOSトランジスタと呼ぶ）からなる出力制御用トランジスタ31と、該出力制御用トランジスタ31の動作制御を行う誤差増幅器32と、所定の基準電圧Vrを生成して出力する基準電圧

発生回路33と、出力電圧Voを分圧する抵抗34及び抵抗35の直列回路と、コンデンサ36とで構成されている。誤差増幅器32は、出力電圧Voが抵抗34と抵抗35で分圧された電圧Vdの基準電圧Vrに対する誤差を増幅し出力して出力制御用トランジスタ31の動作制御を行う。出力制御用トランジスタ31のドレイン電圧はコンデンサ36で安定化され、出力端OUTから定電圧Vaの出力電圧Voが出力される。

【0021】電流制限回路部22は、PMOSトランジスタ41～43と、Nチャネル形MOSトランジスタ（以下、NMOSトランジスタと呼ぶ）44、45と、抵抗46とで構成されている。電源電圧Veと接地電圧との間には、PMOSトランジスタ41、42及びNMOSトランジスタ44が直列に接続されており、NMOSトランジスタ44及び45は、カレントミラーリー回路を形成している。PMOSトランジスタ41のゲートは、誤差増幅器32の出力端に接続されており、PMOSトランジスタ42のゲートは、後述する短絡保護回路部23における演算増幅器54の出力端に接続されている。また、電源電圧Veと接地電圧との間には、抵抗46とNMOSトランジスタ45が直列に接続されており、該接続部はPMOSトランジスタ43のゲートに接続されている。PMOSトランジスタ43は、電源電圧Veと出力制御用トランジスタ31のゲートとの間に接続されている。

【0022】一方、短絡保護回路部23は、PMOSトランジスタ51、52と、演算増幅器53、54と、抵抗55とで構成され、演算増幅器53の非反転入力端には所定のオフセット電圧が設けられており、該オフセット電圧によって所定の電流値ibが決まる。IC化した場合における該オフセット電圧の実現方法としては、演算増幅器53において、差動入力に使用するトランジスタのサイズが異なるようにしたり、該トランジスタのドレイン抵抗の値を変えたりすることで、容易に実現することができる。

【0023】電源電圧Veと接地電圧との間には、PMOSトランジスタ51、52及び抵抗55が直列に接続されており、PMOSトランジスタ51のゲートは、誤差増幅器32の出力端に接続され、PMOSトランジスタ52のゲートは、演算増幅器54の出力端に接続されている。演算増幅器53において、非反転入力端はPMOSトランジスタ52と抵抗55との接続部に接続されて抵抗55の両端電圧V1が入力され、反転入力端には分圧電圧Vdが入力されている。演算増幅器53の出力端は、出力制御用トランジスタ31のゲートに接続されている。

【0024】また、演算増幅器54において、非反転入力端には出力電圧Voが入力され、反転入力端にはPMOSトランジスタ51のドレイン電圧が入力されている。演算増幅器54は、PMOSトランジスタ51のド

レイン電圧が出力電圧 V_o と同じになるように、PMOSトランジスタ42及び52の動作制御を行う。ここで、PMOSトランジスタ52に対するPMOSトランジスタ42のゲートサイズの比が、PMOSトランジスタ51に対するPMOSトランジスタ41のゲートサイズの比と同じになるように各PMOSトランジスタを形成する。このようにすることにより、演算増幅器54は、PMOSトランジスタ42の動作制御を行って、PMOSトランジスタ41のドレイン電圧を出力電圧 V_o と同じになるようにすることができる。

【0025】このような構成において、電流制限回路部22及び短絡保護回路部23の動作例について説明する。まず、電流制限回路部22において、PMOSトランジスタ41のゲートは、出力制御用トランジスタ31のゲートと共に接続されている。そのため、PMOSトランジスタ41は、出力制御用トランジスタ31から出力される電流に比例した電流をPMOSトランジスタ42を介してカレントミラー回路の入力側トランジスタをなすNMOSトランジスタ44に出力する。

【0026】のことから、出力制御用トランジスタ31から出力される電流に応じた電流が抵抗46に流れ、電源電圧 V_e から該抵抗46による電圧降下した電圧がPMOSトランジスタ43のゲートに入力される。PMOSトランジスタ43がオンすると、出力制御用トランジスタ31のゲート電圧が上昇し、定電圧回路部21からの出力電流 i_o が所定の電流値 i_a を超えないよう制限される。定電圧回路2が定電圧回路部21と電流制限回路部22とで構成されている場合は、出力電圧 V_o と出力電流 i_o との関係は、図2で示すようになる。

【0027】次に、短絡保護回路部23において、PMOSトランジスタ51のゲートは、出力制御用トランジスタ31のゲートと共に接続されている。そのため、PMOSトランジスタ51は、出力制御用トランジスタ31から出力される電流に比例した電流をPMOSトランジスタ52を介して抵抗55に出力する。演算増幅器53は、電圧 V_1 が分圧電圧 V_d 以上になる、すなわち出力電流 i_o が所定の電流値 i_c 以上になると、出力制御用トランジスタ31のゲート電圧を上昇させて出力電流 i_o を低下させると共に出力電圧 V_o を低下させ、分圧電圧 V_d が電圧 V_1 と同じになるように出力制御用トランジスタ31の動作制御を行う。定電圧回路2が定電圧回路部21と短絡保護回路部23とで構成されている場合は、出力電圧 V_o と出力電流 i_o との関係は、図3で示すようなフの字特性になる。

【0028】また、定電圧回路2が、図1で示すように定電圧回路部21、電流制限回路部22及び短絡保護回路部23で構成されている場合は、短絡保護回路部23が作動を開始する電流値 i_c を、電流制限回路部22の制限電流値 i_a よりもやや大きくなるように設定することにより、出力電圧 V_o と出力電流 i_o との関係は、図

4で示すような特性になる。図4から分かるように、最初に電流制限回路部22が作動し、定電圧回路部の出力電圧 V_o が、短絡保護回路部23のフの字特性のカーブと交わるところから、短絡保護回路部23が作動するようになる。出力電圧 V_o が0Vになんでも、出力端OUTからは、演算増幅器53の入力オフセット電圧で決まる電流 i_b が出力電流 i_o として流れる。

【0029】次に、図5は、図1のチャージポンプ回路3の回路例を示した図である。図5において、チャージポンプ回路3は、定電圧回路2から入力された電圧 V_o を1.5倍に昇圧して出力するチャージポンプ回路部61と、所定の周波数(100kHz～1MHz)のクロック信号CLKを生成して出力するクロック信号発生回路部62と、該クロック信号発生回路部62から入力されたクロック信号CLKを基にしてチャージポンプ回路部61の昇圧動作の制御を行う制御回路部63とを備えている。

【0030】チャージポンプ回路部61は、同じ容量の2個のコンデンサ(以下、フライバックコンデンサと呼ぶ)FC1、FC2と、チャージポンプ回路部61の出力電圧を安定化させるコンデンサ(以下、キャッチアップコンデンサと呼ぶ)C1と、PMOSトランジスタからなる第1スイッチ素子SWA1、SWA2、第2スイッチ素子SWB1、SWB2、第3スイッチ素子SWC及び第4スイッチ素子SWDとを備えている。更に、チャージポンプ回路部61は、NMOSトランジスタからなる第5スイッチ素子SWEと、入力された制御信号S6に応じて切り換わる切り換えスイッチSWFとを備えている。

【0031】第1スイッチ素子SWA1、SWA2の各ゲートには、制御回路部63からの制御信号S1がそれぞれ入力され、第2スイッチ素子SWB1、SWB2の各ゲートには、制御回路部63からの制御信号S2がそれぞれ入力されている。また、第3スイッチ素子SWCのゲートには、制御回路部63からの制御信号S3が入力され、第4スイッチ素子SWDのゲートには、制御回路部63からの制御信号S4が入力され、切り換えスイッチSWFには、制御回路部63からの制御信号S6が入力されている。

【0032】制御回路部63は、クロック信号CLKがハイ(High)レベルである状態aでは、制御信号S1、S2、S5、S6をそれぞれハイレベルにし、制御信号S3、S4をロー(Low)レベルにしている。このような状態では、第1スイッチ素子SWA1、SWA2及び第2スイッチ素子SWB1、SWB2がそれぞれオフして遮断状態であり、第3スイッチ素子SWC、第4スイッチ素子SWD及び第5スイッチ素子SWEがそれぞれオンして導通状態である。更に、切り換えスイッチSWFは、第3スイッチ素子SWCにおいてサブストレートゲート(バックゲート)をソースに接続する。こ

のような状態aでは、直列に接続された各ライパックコンデンサFC1, FC2が入力された電圧V_oで充電されるため、各ライパックコンデンサFC1, FC2は電圧V_oの1/2の電圧にそれぞれ充電される。

【0033】次に、制御回路部63は、クロック信号CLKがローレベルに立ち下がると、直ちに、制御信号S3及びS4をハイレベルに立ち上げると共に制御信号S5及びS6をローレベルに立ち下げて、状態bに遷移させる。状態aから状態bに遷移すると、第3スイッチ素子SWC、第4スイッチ素子SWD及び第5スイッチ素子SWEがそれぞれオフして遮断状態になる。同時に、切り換えスイッチSWFは、第3スイッチ素子SWCのサブストレートゲートをドレインに接続する。状態bでは、すべてのスイッチ素子はオフして遮断状態になるとから、ライパックコンデンサFC1, FC2は、それぞれ電圧V_oの1/2の電圧に充電されたままである。

【0034】次に、制御回路部63は、クロック信号CLKがローレベルに立ち下がってから、所定時間t1後に制御信号S2を立ち下げて、状態cに遷移させる。状態bから状態cに遷移すると、第2スイッチ素子SWB1, SWB2がそれぞれオンして導通状態になる。状態cでは、第2スイッチ素子SWB1, SWB2がそれぞれオンし、他のスイッチ素子はそれぞれオフとなり、ライパックコンデンサFC1, FC2の各高電位側がそれぞれ出力端CPOUTに接続される。このとき、キャッチアップコンデンサC1の電圧が電圧V_oよりも大きい場合、第4スイッチ素子SWDのドレイン電圧はソース電圧よりも大きくなるが、第4スイッチ素子SWDのサブストレートゲートはドレイン側に接続されているため、第4スイッチ素子SWDの寄生ダイオードを介して電流が流れることはない。

【0035】また、第3スイッチ素子SWCにおいて、ドレイン電圧はキャッチアップコンデンサC1の電圧と等しくなり、ソース電圧はキャッチアップコンデンサC1の電圧よりもV_o/2低下した電圧になる。このため、第3スイッチ素子SWCにおいて、ドレイン電圧がソース電圧よりも大きくなるが、切り換えスイッチSWFによって、第3スイッチ素子SWCのサブストレートゲートをドレイン側に接続しているため、第3スイッチ素子SWCの寄生ダイオードを介して電流が流れることはない。

【0036】また、制御回路部63は、状態cに遷移してから所定時間t2後に制御信号S1を立ち下げて、状態dに遷移させる。状態cから状態dに遷移すると、第1スイッチ素子SWA1, SWA2がそれぞれオンして導通状態になる。状態dでは、第1スイッチ素子SWA1, SWA2及び第2スイッチ素子SWB1, SWB2がそれぞれオンし、第3スイッチ素子SWC、第4スイッチ素子SWD及び第5スイッチ素子SWEがそれぞれ

オフしている。

【0037】このため、各ライパックコンデンサFC1, FC2の低電位側が入力端CPINに接続される。このことから、各ライパックコンデンサFC1, FC2の高電位側の電圧は、それぞれ電圧V_oの1.5倍の電圧になる。該電圧でキャッチアップコンデンサC1は充電され、キャッチアップコンデンサC1の電圧も電圧V_oの1.5倍の電圧まで上昇する。

【0038】次に、制御回路部63は、クロック信号CLKがハイレベルに立ち上ると、直ちに、制御信号S1及びS2をハイレベルに立ち上げて、状態eに遷移させる。状態dから状態eに遷移すると、第1スイッチ素子SWA1, SWA2及び第2スイッチ素子SWB1, SWB2がそれぞれオフして遮断状態になる。状態eでは、すべてのスイッチ素子はオフし、ライパックコンデンサFC1, FC2は、キャッチアップコンデンサC1に電荷を供給したため、充電電圧が電圧V_oの1/2の電圧よりも低下している。

【0039】次に、制御回路部63は、クロック信号CLKがハイレベルに立ち上がってから、所定時間t3後に制御信号S4を立ち下げると共に制御信号S5及びS6をそれぞれ立ち上げて、状態fに遷移させる。状態eから状態fに遷移すると、第4スイッチ素子SWD及び第5スイッチ素子SWEがそれぞれオンして導通状態になる。また、切り換えスイッチSWFは、第3スイッチ素子SWCのサブストレートゲートをソースに接続する。

【0040】状態fでは、第4スイッチ素子SWD及び第5スイッチ素子SWEがそれぞれオンすることで、ライパックコンデンサFC1の高電圧側は電圧V_oと同電圧になるため、逆にライパックコンデンサFC1の低電圧側はV_o/2よりも少し高い電圧になる。また、ライパックコンデンサFC2は、低電圧側は接地電圧になるため、逆に高電圧側はV_o/2よりも少し低い電圧になる。このことから、第3スイッチ素子SWCのソース電圧はドレイン電圧より高くなるため、第3スイッチ素子SWCのサブストレートゲートは、切り換えスイッチSWFによってドレイン側からソース側に切り換えて接続され、第3スイッチ素子SWCの各寄生ダイオードによる無効電流の発生を防止すると同時に、サブストレートゲートをベースとする寄生トランジスタを介して流れの無効電流の発生を防止する。

【0041】また、制御回路部63は、状態fに遷移してから所定時間t4後に制御信号S3を立ち下げて、状態aに遷移させる。状態fから状態aに遷移すると、第3スイッチ素子SWCがオンして導通状態になる。

【0042】チャージポンプ回路部61は、定電圧回路2から入力される電圧V_oで比較的容量の大きいコンデンサを充電するため、電源投入時に大きな突入電流が発生する。該突入電流は、チャージポンプ回路部61の第

1スイッチ素子SWA1, SWA2、第2スイッチ素子SWB1, SWB2、第3スイッチ素子SWC、第4スイッチ素子SWD及び第5スイッチ素子SWE、定電圧回路2の出力制御用トランジスタ31、並びにコンデンサを接続する端子のリードワイヤにも流れるため、これらの素子の電流許容量を大きくする必要があった。しかし、電流許容量を大きくするには素子のサイズを大きくする必要があり、IC化を図る場合にはチップ面積が大きくなり、コストアップの要因となる。

【0043】そこで、本第1の実施の形態1における電源供給回路は、チャージポンプ回路3の入力電源として定電圧回路2を備え、該定電圧回路2に電流制限回路部22を備えることにより、突入電流を低減させ、各素子のサイズを大きくすることなく、IC化を図ることができる。更に、チャージポンプ回路3の出力端CPOUTが接地電圧に短絡した場合においても、入力電源である定電圧回路2に短絡保護回路部23を備えることにより、第1スイッチ素子SWA1, SWA2、第2スイッチ素子SWB1, SWB2、第3スイッチ素子SWC、第4スイッチ素子SWD、第5スイッチ素子SWE及び定電圧回路2の出力制御用トランジスタ31等を大電流から保護することができる。

【0044】第2の実施の形態。前記第1の実施の形態で示したチャージポンプ回路3の場合、チャージポンプ回路部61の各スイッチ素子はMOSトランジスタで構成されているため、寄生ダイオードが形成されている。例えば、第2スイッチ素子SWB1と第4スイッチ素子SWDには、図5の点線で示すような寄生ダイオードD1及びD2が対応して形成されている。このため、負荷11が短絡した場合等において、チャージポンプ回路3の出力端CPOUTが接地電圧になったときでも、定電圧回路2から出力電圧V0が入力されており寄生ダイオードD1及びD2を介して電流が流れる。

【0045】のことから、負荷短絡時における定電圧回路2の出力電圧V0は、寄生ダイオードD1の順方向電圧VF1と寄生ダイオードD2の順方向電圧VF2とを加算した電圧に、短絡電流×(RF1+RF2+配線抵抗)で算出される電圧を加えた電圧になり、2V程度までしか下がらない。なお、RF1は寄生ダイオードD1の直流抵抗成分であり、RF2は寄生ダイオードD2の直流抵抗成分である。このように、負荷短絡時に定電圧回路2の出力電圧V0がこのような電圧までしか低下しないと、短絡保護回路部23が十分に作用せず、定電圧回路2から大きな電流が流れ続けるという問題が発生する。そこで、短絡保護回路部23を有効に働かせるために、負荷短絡時に定電圧回路2の出力電圧V0を0V近くまで低下させることによってもよく、このようにしたもののが本発明の第2の実施の形態とする。

【0046】図6は、本発明の第2の実施の形態における電源供給回路の例を示した図である。なお、図6で

は、図1と同じものは同じ符号で示し、ここではその説明を省略すると共に図1との相違点のみ説明する。図6における図1との相違点は、定電圧回路2の出力端OUTとチャージポンプ回路3の出力端CPOUTとの接続制御を行うスイッチング回路70を設けたことにあり、これに伴って、図1の電源供給回路1を電源供給回路1aにしたことにある。

【0047】スイッチング回路70は、チャージポンプ回路3の入力端CPINから出力端CPOUTの方向が順方向になるようにチャージポンプ回路3に並列に接続されたダイオード71からなる。なお、ダイオード71を、ゲートとソース、又はゲートとドレインが接続されたMOSトランジスタで形成するようにしてもよく、ダイオードの特性を有する回路で形成するようにしてもよい。

【0048】チャージポンプ回路3の出力電圧が、該チャージポンプ回路3の入力電圧である定電圧回路2の出力電圧V0よりも低下した場合は、ダイオード71を介して電流が流れ、チャージポンプ回路3の入力電圧と出力電圧との差が小さくなるようにする。このようにすることで、スイッチング回路70は、出力端CPOUTが0Vまで低下した場合に、定電圧回路2の出力電圧V0も0V近辺まで低下させることができる。このため、定電圧回路2内の短絡保護回路部23を有効に働かせることができる。

【0049】すなわち、チャージポンプ回路3の出力電圧が、該チャージポンプ回路3の入力電圧である定電圧回路2の出力電圧V0よりもダイオード71の順方向電圧VF71以上低下した場合は、ダイオード71がオンする。このため、チャージポンプ回路3の出力端CPOUTが短絡されて0Vになった場合、定電圧回路2の出力電圧V0はダイオード71の順方向電圧VF71だけになるため、短絡保護回路部23が作動し定電圧回路2から大きな電流が流れ続けることを防止する。なお、ダイオード71には、より順方向電圧の小さいショットキバリアダイオードを使用することにより、更に短絡保護回路部23の働きが強くなり、出力端CPOUTが接地電圧に短絡した際に、定電圧回路2から出力される電流を小さくすることができる。

【0050】図7は、本発明の第2の実施の形態における電源供給回路の他の例を示した図である。なお、図7では、図6と同じものは同じ符号で示し、ここではその説明を省略すると共に図6との相違点のみ説明する。図7のスイッチング回路80は、NMOSトランジスタ81、コンパレータ82、定電圧発生回路83、及び抵抗84, 85で構成されており、ダイオード71の代わりにNMOSトランジスタ81を使用し、チャージポンプ回路3の出力電圧に対してNMOSトランジスタ81がオンする電圧を任意に設定できるようにした。

【0051】スイッチング回路80において、チャージ

ポンプ回路3の入力端C PINと出力端C POUTの両端にNMOSトランジスタ81が接続され、NMOSトランジスタ81のゲートはコンパレータ82の出力端に接続されている。一方、出力端C POUTと接地電圧との間には、抵抗84と抵抗85の直列回路が接続され、チャージポンプ回路3の出力電圧を抵抗84、85で分圧した電圧がコンパレータ82の反転入力端に入力される。また、コンパレータ82の非反転入力端には、定電圧発生回路83からの定電圧VR1が入力され、定電圧VR1は、出力電圧VOよりも小さい電圧に設定されている。

【0052】このような構成において、出力端C POUTの電圧が低下して、抵抗84及び85で分圧した電圧が定電圧VR1よりも小さくなると、コンパレータ82の出力端はローレベルからハイレベルに立ち上がり、NMOSトランジスタ81がオンする。このように、スイッチング回路80は、チャージポンプ回路3の出力端C POUTが短絡したときに、定電圧回路2の出力電圧VOを更に低下させることができ、しかも、NMOSトランジスタ81がオンするときのチャージポンプ回路3の出力電圧を任意に設定することができる。

【0053】ここで、図7のNMOSトランジスタ81のゲートに、所定の定電圧を入力するようにもよく、このようにした場合、図7のスイッチング回路80は、図8のようになる。なお、図8では、図7と同じものは同じ符号で示している。図8において、スイッチング回路80は、NMOSトランジスタ81と定電圧発生回路87とで構成されており、定電圧発生回路87は所定の定電圧VR2を生成してNMOSトランジスタ81のゲートに出力する。定電圧VR2は、定電圧回路2の出力電圧VOにNMOSトランジスタ81のしきい値電圧を加えた値よりも小さい電圧に設定されており、出力端C POUTの電圧が低下して定電圧VR2よりも小さくなると、NMOSトランジスタ81はオンする。

【0054】このように、本第2の実施の形態における電源供給回路は、出力端C POUTが接地電圧に短絡されたときに、定電圧回路2の出力電圧VOを低下させるスイッチング回路を設けるようにした。このことから、負荷短絡時において、定電圧回路2の出力電圧VOを低下させることができ、短絡保護回路部23を作動させて定電圧回路2から大きな電流が流れ続かないようにすることができる。

【0055】なお、第2の実施の形態では、説明を分かりやすくするため、スイッチング回路をチャージポンプ回路3の外部に接続した例を用いて説明したが、これは一例であり、本発明はこれに限定するものではなく、チャージポンプ回路3内にスイッチング回路を設けるようにしてもよい。

【0056】

【発明の効果】上記の説明から明らかなように、本発明

の電源供給回路によれば、直流電源とチャージポンプ回路の間に、電流制限回路部及び／又はフの字特性を持った短絡保護回路部を備えた定電圧回路を配置したことから、チャージポンプ回路に大きな突入電流が流れることを防止することができ、チップ面積の大きな制御素子や、電流容量の大きいリードワイヤ等が不要となり、IC化を容易に行うことができる。同時に、チャージポンプ回路の出力端に接続された負荷が接地電圧に短絡したときのチャージポンプ回路に対する過電流保護を可能にすることができる。

【0057】また、チャージポンプ回路の出力端に接続された負荷が接地電圧に短絡したときに、チャージポンプ回路をバイパスするスイッチング回路を設けるようにしたことから、負荷短絡時に定電圧回路の短絡保護回路部を有効に作動させることができ、チャージポンプ回路の出力端に接続された負荷が接地電圧に短絡した際に、該負荷を形成する素子等の破壊を防止することができる。

【0058】具体的には、スイッチング回路をダイオードからなるようにしたことから、簡単な回路で、負荷短絡時に定電圧回路の短絡保護回路部を有効に作動させることができる。

【0059】また、スイッチング回路をなすダイオードにショットキバリアダイオードを使用するようにしたことから、チャージポンプ回路の出力端が接地電圧に短絡したときに、定電圧回路の短絡保護回路部をより有効に作動させることができる。

【0060】一方、チャージポンプ回路の出力電圧を検出して、チャージポンプ回路の出力電圧が所定値以下になるとチャージポンプ回路をバイパスするトランジスタをオンさせるようにした。このことから、チャージポンプ回路の出力端が接地電圧に短絡したときに、定電圧回路の出力電圧を更に低下させることができると共に、トランジスタがオンするときのチャージポンプ回路の出力電圧を任意に設定することができる。

【0061】また、チャージポンプ回路の出力端が接地電圧に短絡されたときの定電圧回路の出力電圧よりも小さい所定の定電圧を、チャージポンプ回路をバイパスするトランジスタの制御信号入力端に出力するようにした。このことから、簡単な回路で、チャージポンプ回路の出力端が接地電圧に短絡したときに、定電圧回路の出力電圧を更に低下させることができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態における電源供給回路の例を示した概略のブロック図である。

【図2】 図1の電流制限回路部22の動作例を示した図である。

【図3】 図1の短絡保護回路部23の動作例を示した図である。

【図4】 図1の電流制限回路部22及び短絡保護回路

部23が共に作動した場合の動作例を示した図である。

【図5】 図1のチャージポンプ回路3の回路例を示した図である。

【図6】 本発明の第2の実施の形態における電源供給回路の例を示した概略のブロック図である。

【図7】 本発明の第2の実施の形態における電源供給回路の他の例を示した概略のブロック図である。

【図8】 本発明の第2の実施の形態における電源供給回路の他の例を示した概略のブロック図である。

【図9】 従来の電源供給回路の例を示した概略のブロック図である。

【図10】 従来の電源供給回路の他の例を示した回路

図である。

【符号の説明】

1, 1a 電源供給回路

2 定電圧回路

3 チャージポンプ回路

10 直流電源

11 負荷

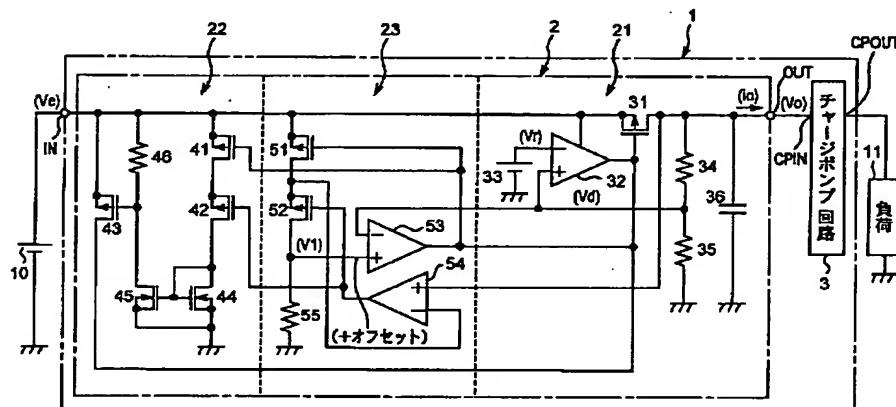
21 定電圧回路部

22 電流制限回路部

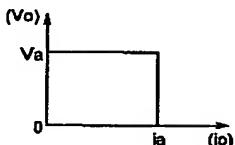
23 短絡保護回路部

70, 80 スイッチング回路

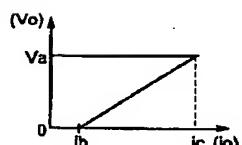
【図1】



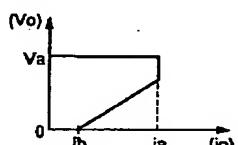
【図2】



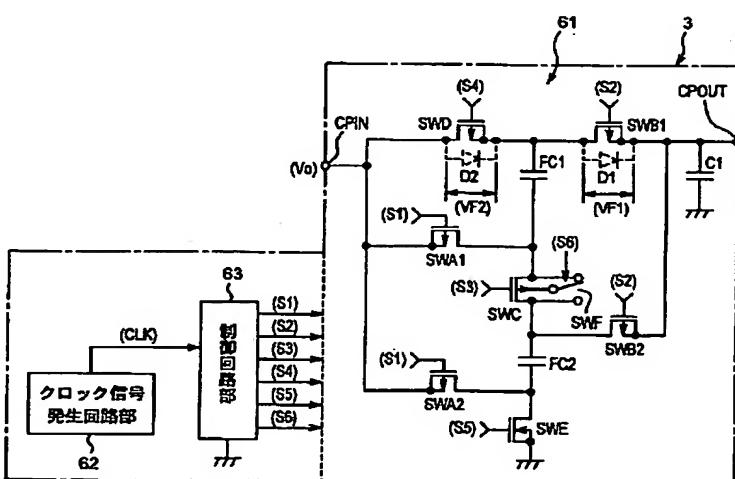
【図3】



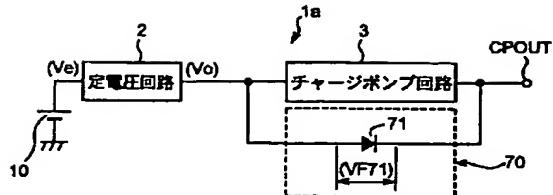
【図4】



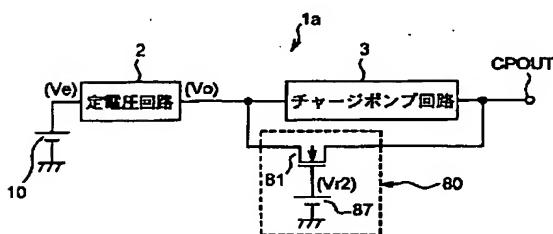
【図5】



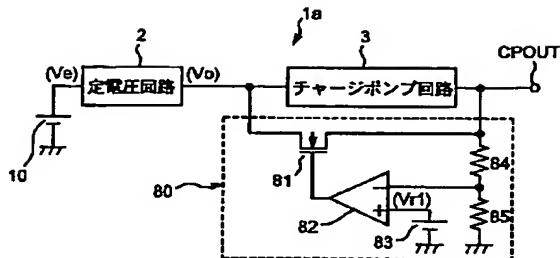
【図6】



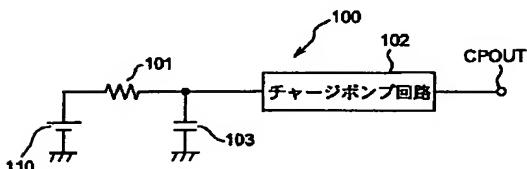
【図8】



【図7】



【図9】



【図10】

